

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-034674

(43)Date of publication of application : 10.02.1994

(51)Int.Cl.

G01R 19/00

G01R 31/26

(21)Application number : 04-153034

(71)Applicant : SONY TEKTRONIX CORP

(22)Date of filing : 21.05.1992

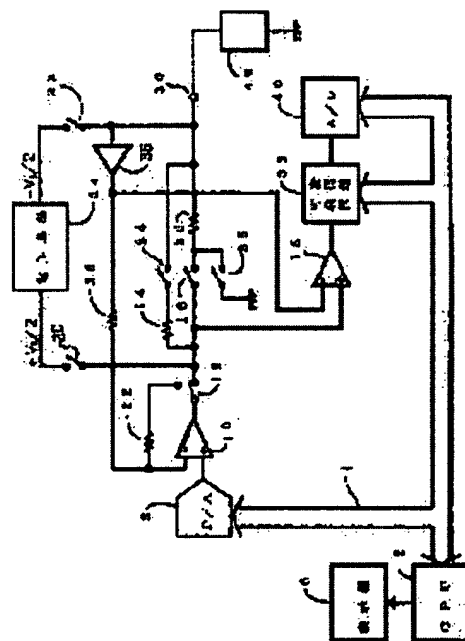
(72)Inventor : MIKI YASUHIKO

(54) CURRENT MEASURING DEVICE

(57)Abstract:

PURPOSE: To obtain the resistance of a second resistor and to measure current accurately even if an accurate, stable, and expensive resistor is not used as a resistor for measuring current by selecting the connection state of switches and then using a known first resistor.

CONSTITUTION: A first resistor 14 whose resistance is known and a second resistor 28 for measuring current and then a circuit net consisting of first, second, and third switches 24, 16, and 26 are connected between an inverted input terminal and an output terminal of an operational amplifier 10 where a known voltage is supplied to a non-inverted input terminal. A voltage between both terminals of the second resistor 28 for measuring current is detected by a differential amplifier 18, is converted to a digital value by an A/D converter, and then is processed by a CPU 2.



LEGAL STATUS

[Date of request for examination] 04.06.1993

[Date of sending the examiner's decision of rejection] 19.12.1995

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-34674

(43)公開日 平成6年(1994)2月10日

(51)IntCl⁵

G 0 1 R 19/00
31/26

識別記号

庁内整理番号

F I

技術表示箇所

C
G 9214-2G
A 9214-2G
C 9214-2G

審査請求 有 請求項の数1(全 7 頁)

(21)出願番号 特願平4-153034

(22)出願日 平成4年(1992)5月21日

(71)出願人 000108409

ソニー・テクトロニクス株式会社
東京都品川区北品川5丁目9番31号

(72)発明者 三木 安彦

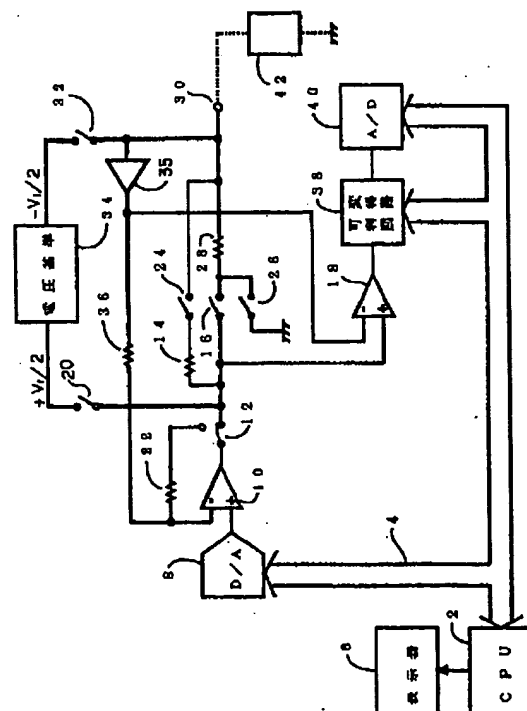
東京都品川区北品川5丁目9番31号 ソニー・テクトロニクス株式会社内

(54)【発明の名称】 電流測定装置

(57)【要約】

【構成】 既知の電圧が非反転入力端子に供給された演算増幅器10の反転入力端子及び出力端子間には、抵抗値が既知の第1抵抗器14及び電流測定用第2抵抗器28と、第1、第2及び第3スイッチ24、16、26から成る回路網が接続される。電流測定用第2抵抗器の両端電圧は、差動増幅器18で検出されて、アナログ・デジタル変換器でデジタル値に変換された後、CPUで処理される。

【効果】 スwitchの接続状態を選択し、既知の第1抵抗器を使用することにより、第2抵抗器の抵抗を求めることができるので、高精度及び高安定性の高価な抵抗器を電流測定用抵抗器として使用しなくても、正確な電流測定ができる。



【特許請求の範囲】

【請求項1】 測定用端子と、

非反転入力端子に既知の電圧が供給され、反転入力端子が上記測定用端子に接続された演算増幅手段と、
該演算増幅手段の出力端子及び上記測定用端子間に直列接続された第1スイッチ手段及び抵抗値が既知の第1抵抗器を含む第1直列回路と、

上記演算増幅手段の出力端子及び上記測定用端子間に順番に直列接続された第2スイッチ手段及び第2抵抗器を含む第2直列回路と、

上記第2スイッチ手段及び上記第2抵抗器の接続点と基準電位源間に接続された第3スイッチ手段と、

上記演算増幅手段の出力端子及び上記測定用端子間の電圧を検出する電圧検出手段とを具えることを特徴とする電流測定装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電流測定装置、特に、高精度の高価な高抵抗器を必要としない微小電流測定装置に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】従来、電流値を測定する際には、既知の抵抗値を有する測定用抵抗器に被測定電流を供給し、測定用抵抗器の両端電圧を測定し、測定電圧値を既知の抵抗値でわり算することにより、被測定電流値を得ている。特に、被測定電流がマイクロ・アンペア又はピコ・アンペアのオーダーの微小電流である場合は、測定用抵抗器は高抵抗値を有することが要求される。しかし、通常、高抵抗値の抵抗器は、低抵抗値の抵抗器に比較して、抵抗値の精度及び長期的安定性が劣っている。また、高精度の高抵抗値の抵抗器は高価であり、電流測定器の製造コストが上がる。更に、精度の高い抵抗器を使用しても、安定性の問題により、長期にわたる正確な測定が困難である。

【0003】したがって、本発明の目的は、高価な抵抗器を必要とせずに正確な測定が可能な電流測定装置の提供にある。

【0004】

【課題を解決するための手段】本発明の電流測定装置において、中央処理装置（以下CPUという）は、デジタル・アナログ変換器（以下DACという）を制御して、演算増幅器の非反転入力端子に供給する電圧を設定する。演算増幅器の反転入力端子は、電流測定時に被測定素子を接続するための測定用端子に接続される。演算増幅器の出力端子及び測定用端子間には、直列接続された第1スイッチ及び抵抗値が既知の第1抵抗器を含む第1直列回路と、演算増幅器の出力端子から測定用端子に向かって順番に直列接続された第2スイッチ及び第2抵抗器を含む第2直列回路とが接続される。第2スイッチ及び第2抵抗器の接続点と接地電位源間には、第3スイ

チが接続される。演算増幅手段の出力端子及び上記測定用端子間の電圧は、電圧検出手段で検出されて、アナログ・デジタル変換器（以下ADCという）でデジタル値に変換された後、CPUで処理される。

【0005】

【作用】始めに第1及び第3スイッチを閉状態にし、第2スイッチを開状態にする。この接続状態では、演算増幅器の出力端子及び接地電位源間に第1及び第2抵抗器が直列接続され、電圧検出器は第1抵抗器の両端電圧を検出し、第1及び第2抵抗器の接続点即ち測定用端子の電圧は、演算増幅器の非反転端子に設定した電圧になる。第1及び第2抵抗器を流れる電流は、検出電圧を第1抵抗器の抵抗値で除算することで求められ、この電流値で設定電圧値を除算することにより、第2抵抗器の抵抗値を求めることができる。電流測定を行う場合は、被測定素子を測定用端子に接続し、第1及び第3スイッチを開状態にし、第2スイッチを閉状態にする。この接続状態では、第2抵抗器が被測定素子と直列接続され、電圧検出器は、第2抵抗器の両端電圧を検出する。被測定素子に流れる電流は、検出電圧を第2抵抗器の求めた抵抗値で除算することにより求められる。このように、スイッチの接続状態を選択し、既知の第1抵抗器を使用することにより、第2抵抗器の抵抗を求めることができるので、高精度及び高安定性の高価な抵抗器を電流測定用の抵抗器として使用しなくても、正確な電流測定ができる。

【0006】

【実施例】図1は、本発明の電流測定装置を示すブロック図である。CPU2は、ホストコンピュータ又はキーボードからの入力命令に従い、後述する様にバス4を介して他の構成要素を制御するためのデータを発生し、且つ他の構成要素から送られるデータを使用して、測定に必要な計算を行う。CPU2により得られた測定結果は、陰極線管の如き表示器6に表示される。

【0007】DAC8は、CPU2が入力命令に従って出力したデジタル電圧データを受け取りアナログ電圧に変換して出力する。DAC8は、出力アナログ電圧を演算増幅器10の非反転入力端に供給する。演算増幅器10の出力端は、双投スイッチ12の第1接点に接続される。双投スイッチ12の第2接点は、抵抗器14の一端、スイッチ16の一方の接点、差動増幅器18の非反転入力端及びスイッチ20の一方の接点に接続される。双投スイッチ12の第3接点は、抵抗器22を介して演算増幅器10の反転入力端に接続される。双投スイッチ12の第2及び第3接点は、図中においてX及びYで示す。抵抗器14の他端は、スイッチ24の一方の接点に接続される。スイッチ24の他方の接点は直接に、また、スイッチ16の他方の接点、及び一方の接点が接地されたスイッチ26の他方の接点は、抵抗器28を介して出力端子30に接続される。出力端子30は、スイ

チ32の一方の接点に接続されると共に、高入力インピーダンスを有する利得1の緩衝増幅器35の入力端子に接続される。緩衝増幅器35の出力端は、出力端子の電圧を負帰還するために抵抗器36を介して演算増幅器10の反転入力端に接続されると共に、差動増幅器18の反転入力端に接続される。基準電圧源34は、2出力端子に夫々 $+V1/2$ 及び $-V2/2$ の電圧を発生し、夫々スイッチ20及び32の他方の接点に供給する。

【0008】抵抗器28は、従来の電流測定装置に使用する如き例えば、数ギガΩの高抵抗値を有する抵抗器であり、上述の様に、精度及び長期的安定性が良くない。したがって、電流測定を行う前に抵抗器28の抵抗値を測定する必要がある。一方、抵抗器14は、抵抗器28に比較して低い例えば、数メガΩの既知の抵抗値を有し、精度及び長期的安定性の良いものを安価で入手することができる。スイッチ12、16、20、24、26及び32は、望ましくは電子スイッチであり、CPU2から送られる制御信号によりオン及びオフ状態が選択される。

【0009】差動増幅器18は、演算増幅器10の出力端及び出力端子30間の差電圧を検出して、可変利得回路38に供給する。可変利得回路38の利得は、CPU2からの制御データに従って調整可能である。アナログ・デジタル変換器（以下ADCという）40は、可変利得回路38で調整した電圧をデジタル電圧データに変換し、CPU2に送る。

【0010】次に図1の本発明の電流測定装置の動作を、図2及び図3に示す複数のブロックを含む流れ図を参照して説明する。CPU2は、ホスト・コンピュータ又はキーボードから調整命令を受け取り、可変利得回路38を調整する処理を行う。調整手順において、まず、CPU2はブロック100で、スイッチ16、24及び26を開状態にし、スイッチ12をY側に接続し、スイッチ20及び32を閉状態にして、接続状態aにする。これにより、差動増幅器18の両入力端子には、夫々電圧 $+V1/2$ 及び $-V1/2$ が供給され、差動増幅器18の出力電圧はV1となる。ADC40は、可変利得回路38に現時点で設定された利得で増幅された電圧をデジタル値に変換し、バス4を介してCPU2に送る。CPU2は、受け取ったデジタル値が電圧V1を示す値であるかどうかを調べ、その結果に応じて可変利得回路38の利得を調整し、ADC40の出力デジタル値が電圧V1を正確に示すようにする。緩衝増幅器35、差動増幅器18、可変利得回路38及びADC40の動作に誤差が無ければ、可変利得回路38の利得は1に設定される。しかし、通常は、誤差が存在し、その誤差に応じて可変利得回路38の利得を1に近い値に設定することにより総合的に誤差が補償される。ADC40の出力デジタル値が電圧V1を示す値となる可変利得回路38の利得即ち利得Aが決まると、CPU2は、この利得Aに対

応する制御データを記憶し、利得A状態を維持する（ブロック102）。

【0011】次に、CPU2は、ブロック104で、スイッチ24及び26を閉状態にし、スイッチ16を開状態に維持し、スイッチ20及び32を開状態にし、スイッチ12をX側接点に接続して、接続状態bにする。これにより、演算増幅器10の出力電圧は、演算増幅器10及び接地電位間に直列接続された抵抗器14及び28に供給され、抵抗器14の両端電圧は、差動増幅器18の両入力端間に供給される。可変利得回路38の利得は、利得Aに維持されている。CPU2は、DAC8に制御データを供給し、その出力電圧をV2に設定する。演算増幅器10、抵抗器14、緩衝増幅器35及び抵抗器36は、負帰還型増幅回路を構成し、出力端子30の電圧はDAC8の出力電圧V2に等しくなる。

【0012】説明のため、抵抗器14の既知の抵抗値をR1、抵抗器28の公称抵抗値をR2、実際の抵抗値をR2'とする。CPU2は、予め抵抗器28の公称抵抗値R2を使用して、抵抗器14の両端電圧Vxを次の式で計算し、結果を記憶している。

$$Vx = (V2/R2) \times R1 \quad (1)$$

次に、ブロック105で抵抗器14の実際の両端電圧Vx'を測定する。このVx'は、次の式で示すことができる。

$$Vx' = (V2/R2') \times R1 \quad (2)$$

式(1)及び式(2)より、ブロック106で次の式を用いてR2及びR2'の比を求める。

$$R2/R2' = Vx' / Vx \quad (3)$$

【0013】電流測定を行うには、スイッチ12をX側接点に接続したままにし、スイッチ16を閉状態にし、他の全てのスイッチを開状態にし、被測定素子42を出力端子30に接続して、接続状態cにする。出力端子40の電圧は、演算増幅器10の非反転端子の電圧に等しく、被測定素子のインピーダンスにより決まる被測定電流が演算増幅器10、スイッチ12、抵抗器28及び被測定素子を流れる。スイッチ26は、抵抗器28の演算増幅器10側に接続されているので、スイッチ26の漏れ電流は、抵抗器28を流れる電流に影響しない。差動増幅器18は、被測定電流により生じる抵抗器28の両端電圧V3を検出する。被測定電流は、測定電圧を式

(2)から求めたR2'で除算して求められる。このように、第2抵抗器より抵抗値が低く、高精度且つ高安定性の第1抵抗器を使用し、第2抵抗器の抵抗値を求めた後、電流測定を行うので、高精度及び高安定性の高価な抵抗器を使用しなくても、正確な電流測定ができる

【0014】しかし、厳密に言えば、この際に、R2'及びV3の各々の値を、デジタル計算することにより、切り捨てによる誤差が生じる。また、抵抗器28の公称抵抗値R2が例えば5GΩであるが、測定値R2'が4.95GΩであった場合、電圧V3を 5×10^{-9} (N*m

は、Nのn乗を表す。)で除算するの比較して、 4.95×10^9 で除算するほうが、計算に多くのビット数を必要とする。ビット数が多くなれば、それだけ計算時間が長くなり、また、限られたビット数で計算すれば、切り捨てによる計算誤差が大きくなる。

【0015】この問題を解決するために、本発明では、更に、可変利得回路38の利得を適切に調整することにより、電流測定時に、デジタル計算の回数を減らし、更に、ADC40の出力デジタル値が、あたかも公称抵抗値R2を有する抵抗器28に生じた電圧を示すようにしている。そのために、電流測定時の抵抗器28の両端電圧に、公称抵抗値R2及び実際の抵抗値R2'の比 $R2/R2'$ に等しい Vx' / Vx を乗算した値がADC40の出力に現れるように、可変利得回路38の利得を調整する。

【0016】この様に可変利得回路38を調整するために、CPU2は接続状態bにおいて、ブロック106に続いて、ブロック108で、 $(Vx' \times Vx') / Vx$ を計算し、記憶する。次に、ブロック110で、CPU2は、ADC40の出力デジタル値が示す電圧が、 $(Vx' \times Vx') / Vx$ より大きいかどうかを調べる。現時点では、可変利得回路38は、略1である利得Aに設定してあるので、ADC40の出力デジタル値は略 Vx' に相当する。したがって、実際の抵抗値R2'が公称抵抗値R2よりも大きければ $Vx' / Vx < 1$ となり、ADC40の出力デジタル値は $(Vx' \times Vx') / Vx$ より大きいと判断されてブロック112に移り、可変利得回路38の利得が減少される。大きいと判断されなければ、ブロック114に移る。実際の抵抗値R2'が公称抵抗値R2よりも小さければ、 $Vx' / Vx > 1$ となり、ADC40の出力デジタル値は $(Vx' \times Vx') / Vx$ より小さいと判断されてブロック116に移り、可変利得回路38の利得が増加される。

【0017】ブロック112又はブロック116で利得が増減された後、再びADC40の出力デジタル値及び $(Vx' \times Vx') / Vx$ の大小関係が調べられ、必要に応じて利得が増減される。この様な処理を繰り返した後、ADC40の出力デジタル値が示す電圧が $(Vx'$

$\times Vx') / Vx$ に等しいと判断されると、ブロック118に移り、そのときの可変利得回路38の利得Bを設定するための制御データがCPU2に記憶され、利得B状態が維持される。この利得設定は、緩衝増幅器32、差動増幅器18、可変利得回路38及びADC40の固有の誤差を加味して行われるので正確である。

【0018】電流測定を行うには、ブロック120で上述した接続状態cにする。抵抗器28の両端電圧V3がADC40の出力端において正確に Vx' / Vx 倍され、抵抗器28が公称抵抗値を有する状態が仮想される。CPU2は、ADC40の出力デジタル値を、予め記憶してある例えば $5.0M\Omega$ である公称抵抗値で除算することにより、被測定電流を測定することができる。この測定では、ADC40の入力電圧は、アナログ的に調整されており、ADC40の出力デジタル値を、有効数字の桁数の少ない公称抵抗値で1回だけデジタル計算することができるので、正確に電流測定を行うことができる。

【0019】

【発明の効果】本発明の電流測定装置では、電流測定用抵抗器より抵抗値が低く、高精度且つ高安定性の抵抗器を使用し、電流測定用抵抗器の抵抗値を求めた後、電流測定を行うので、高精度及び高安定性の高価な電流測定用抵抗器を使用しなくても、正確な電流測定ができる

【図面の簡単な説明】

【図1】本発明の電流測定装置の実施例を示すブロック図である。

【図2】図1の装置の動作を説明するための流れ図である。

【図3】図1の装置の動作を説明するための流れ図である。

【符号の説明】

- 10 演算増幅手段
- 14 第1抵抗器
- 16 第2スイッチ手段
- 18 電圧検出器
- 24 第1スイッチ手段
- 26 第3スイッチ手段
- 28 第2抵抗器

【図2】

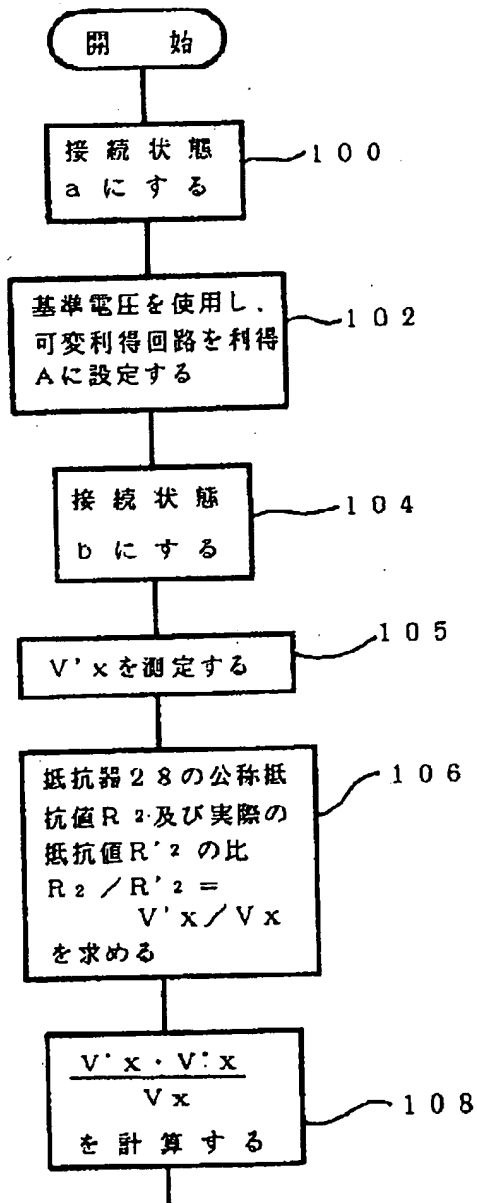


図 3 へ

【図3】

図 2 から

